

Logické obvody

Velmi zjednodušený úvod

1

Booleova algebra

- Výroková logika:
 - **A, B, C** - výroky.
 - Výroky nabývají hodnot „Pravdivý“ a „Nepravdivý“.

$$\mathbf{C = A \wedge \neg B \vee \neg A \wedge B}$$

- Booleova algebra:
 - **a, b, c** - logické (Booleovské) proměnné.
 - Logické proměnné nabývají hodnot:
 - Logická 1 (\Leftrightarrow Pravdivý),
 - Logická 0 (\Leftrightarrow Nepravdivý).

$$\mathbf{c = a \cdot \bar{b} + \bar{a} \cdot b}$$

2

Logické funkce

- Obecně: $y = f(x_1, x_2, \dots, x_n)$.
 - y, x_1, x_2, \dots, x_n - logické proměnné.
- Základní logické funkce:
 - Negace: $y = \bar{x}$

x	y
0	1
1	0

3

Logické funkce

- Základní logické funkce:
 - Logický součet: $y = a + b$

a	b	y
0	0	0
0	1	1
1	0	1
1	1	1

4

Logické funkce

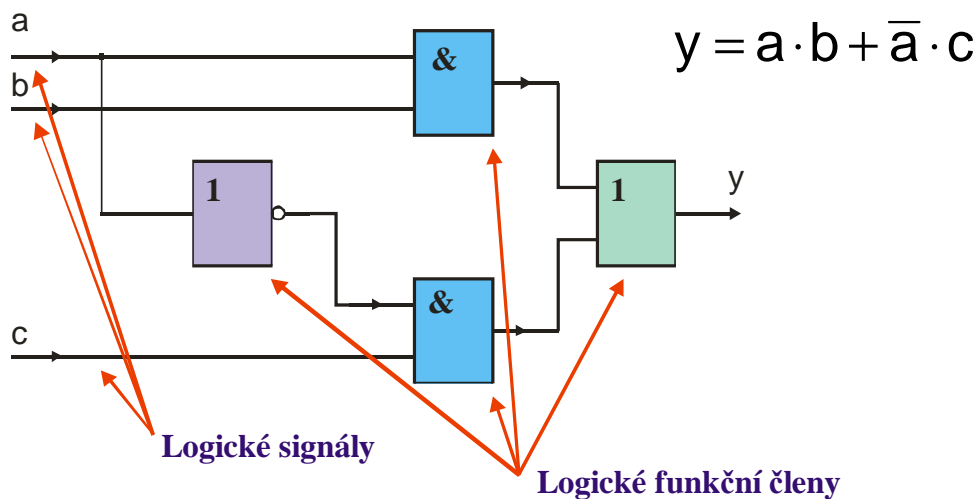
- Základní logické funkce:
 - Logický součin: $y = a \cdot b$

a	b	y
0	0	0
0	1	0
1	0	0
1	1	1

5

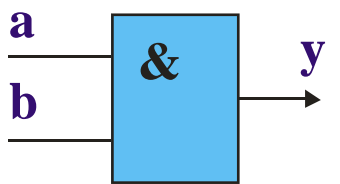
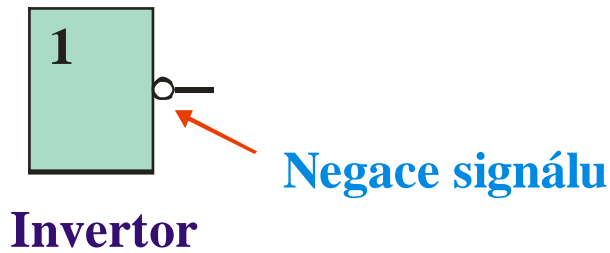
Logické obvody

- Technická realizace logických funkcí:
 - logické proměnné \Leftrightarrow logické signály,
 - logické funkce \Leftrightarrow logické funkční členy.

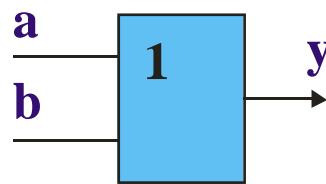


6

Základní logické členy



Součinnový člen

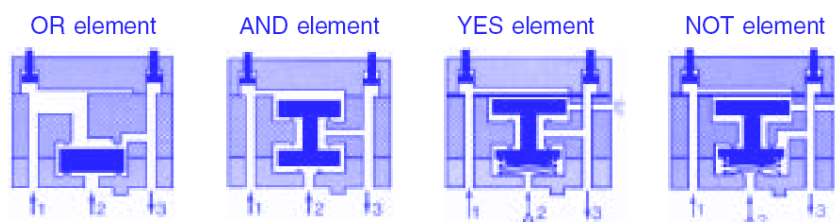


Součtový člen

7

Technická realizace logických obvodů

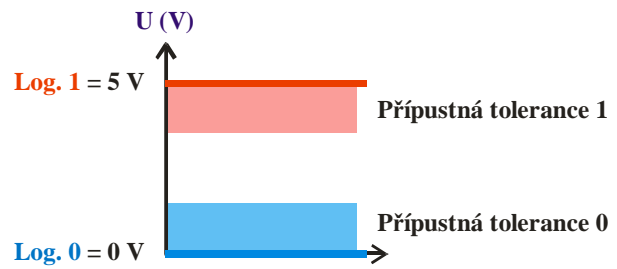
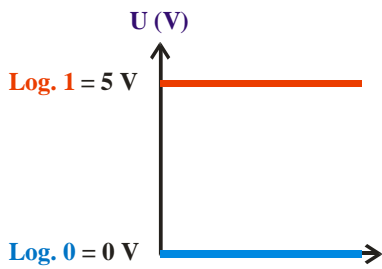
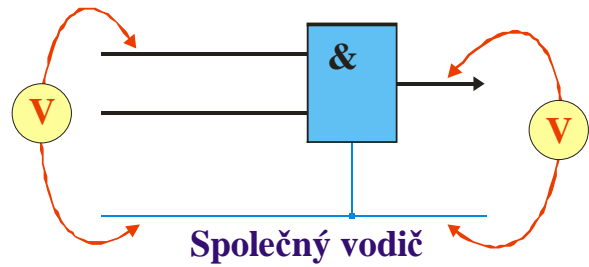
- Technická realizace logických obvodů:
 - Elektrická,
 - Pneumatická,
 - Hydraulická,
 - Optická,
 - ...



8

Elektrická realizace logických obvodů

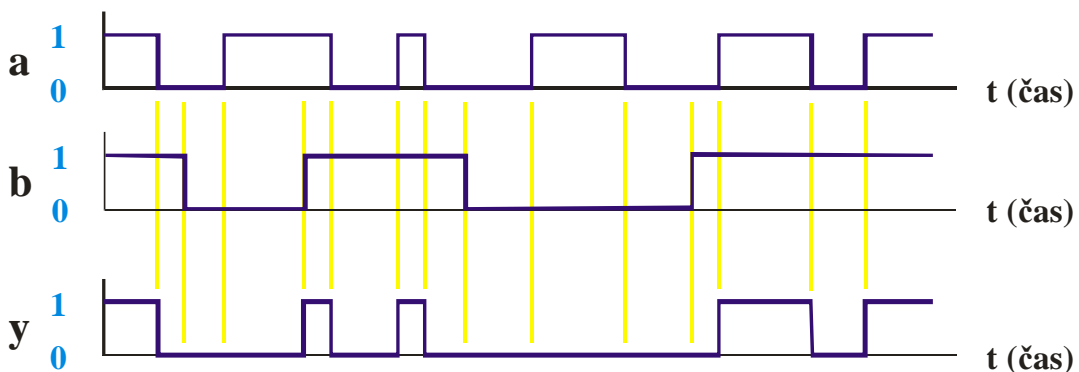
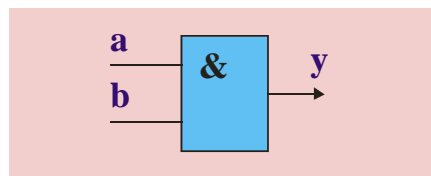
- Rozhodující jsou napěťové úrovně jednotlivých signálů.



Logické úrovně TTL

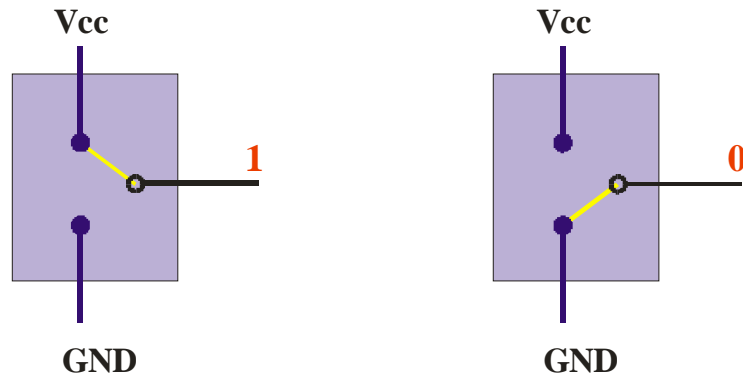
Časový diagram

- Časový diagram = znázornění průběhu signálů v čase.



Výstup logických členů

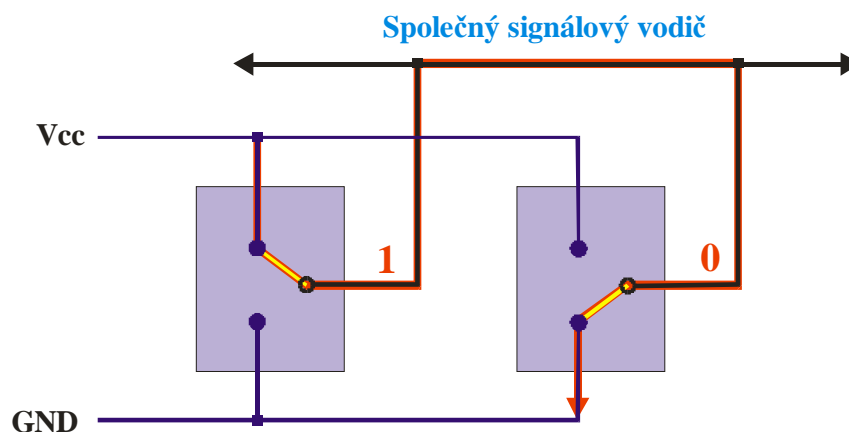
- Dvoustavový výstup:
 - Na výstupu je logická 0 nebo logická 1.



11

Spojování výstupů logických členů

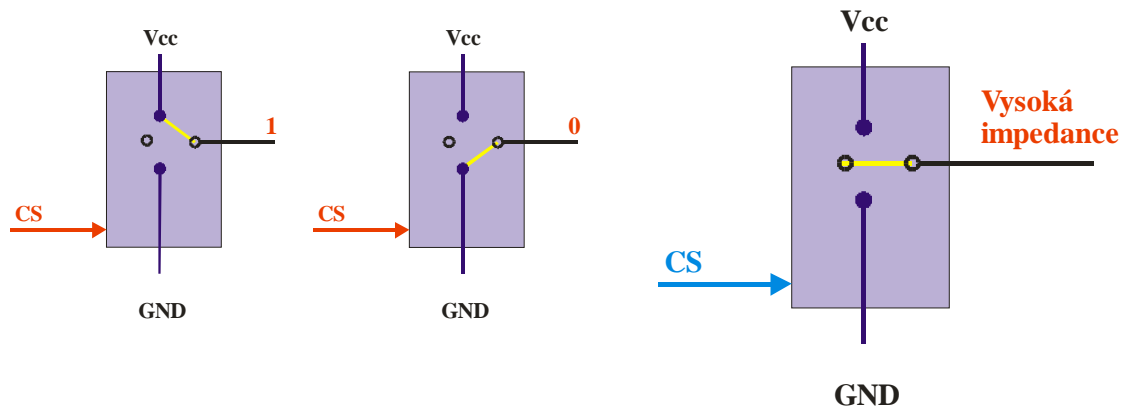
- Dvoustavové výstupy logických členů **nelze přímo spojit**:



12

Obvody s třístavovým výstupem

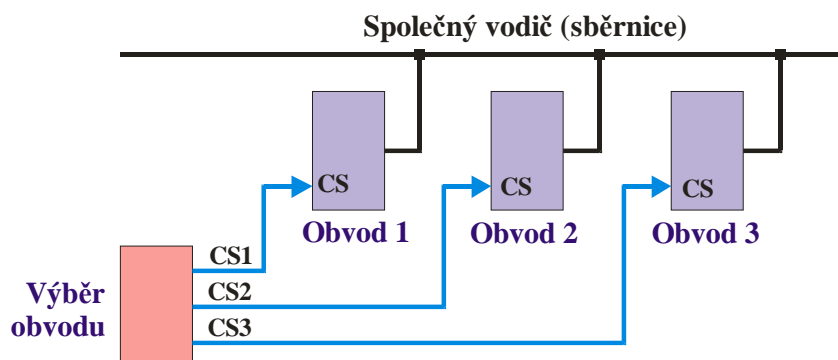
- Pomocí samostatného signálu CS (**C**hip **S**elect) lze výstup obvodu převést do stavu vysoké impedance (**HiZ**).



13

Spojování obvodů se třístavovými výstupy

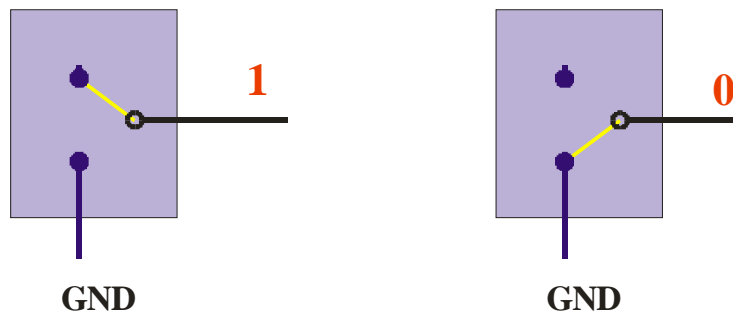
- V každém okamžiku smí být aktivní **maximálně jeden** výstup.
- Vstupy CS jednotlivých obvodů jsou řízeny logikou, která musí zabránit kolizi na společném vodiči.



14

Výstup s otevřeným kolektorem

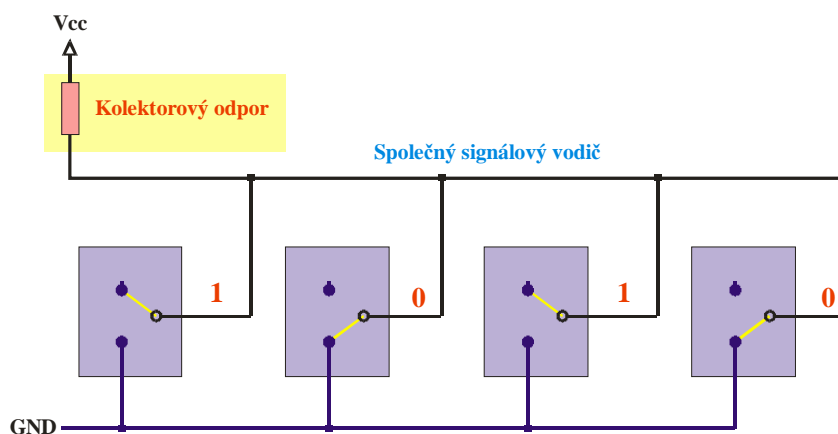
- V úrovni 1 je výstup odpojen.
- V úrovni 0 je výstup připojen na GND.



15

Spojování obvodů s otevřeným kolektorem

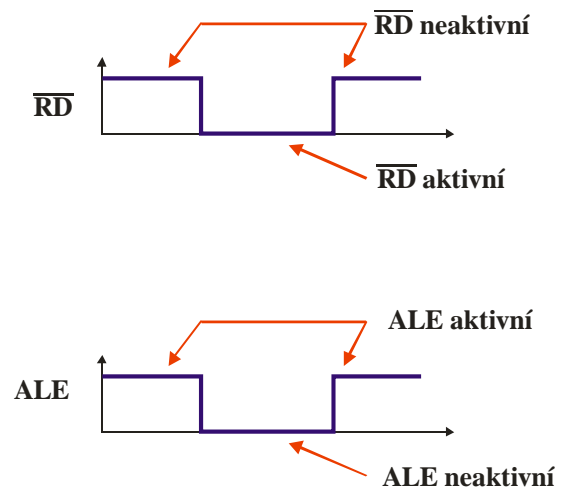
- Úroveň 1 je udržována společným kolektorovým odporem.
- Výstupy jednotlivých obvodů mohou být v libovolném stavu.
- Nedochozí k (elektrické) kolizi na společném vodiči.
- Zapojení realizuje funkci AND pro jednotlivé výstupy.



16

Úrovně H a L

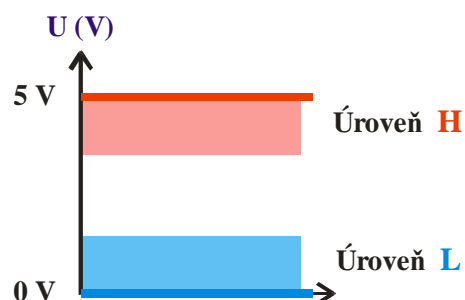
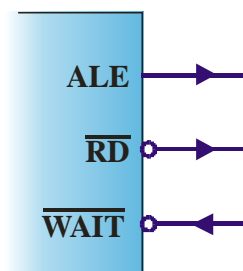
- U některých signálů se rozlišuje aktivní a neaktivní úroveň.
- Napěťové úrovně se označují **H** (High) a **L** (Low).
- Signál s aktivní úrovní **L** se označuje pruhem nad názvem a znakem negace u logického členu (resp. **/RD**, **#RD** nebo **-RD**).



17

Úrovně H a L

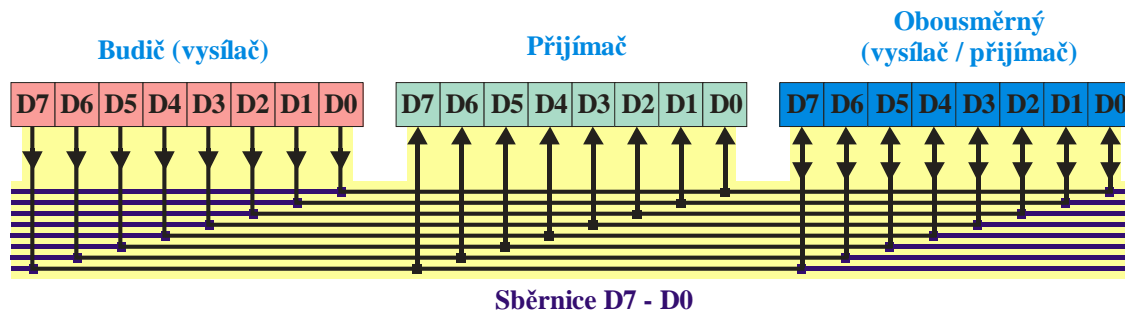
- U některých signálů se rozlišuje aktivní a neaktivní úroveň.
- Napěťové úrovně se označují **H** (High) a **L** (Low).
- Signál s aktivní úrovní **L** se označuje pruhem nad názvem a znakem negace u logického členu (resp. **/RD**, **#RD** nebo **-RD**).



18

Sběrnice

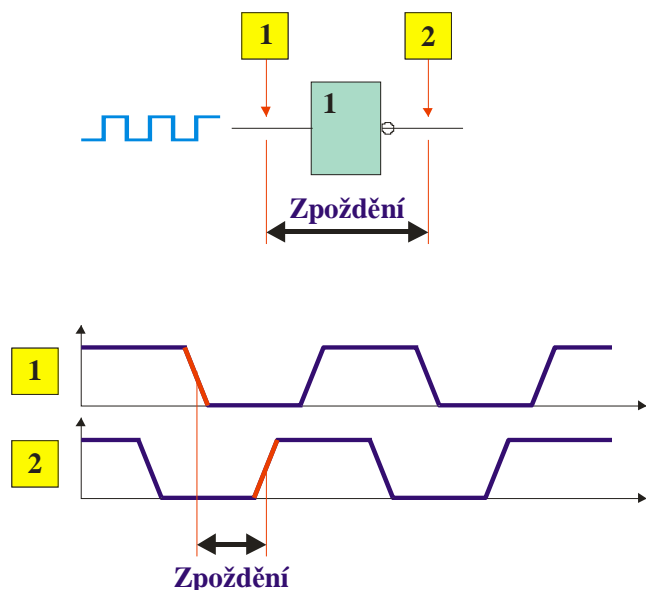
- Zahrnuje několik vodičů podobného významu.
- Na každém vodiči je obvykle několik přijímačů a budičů.



19

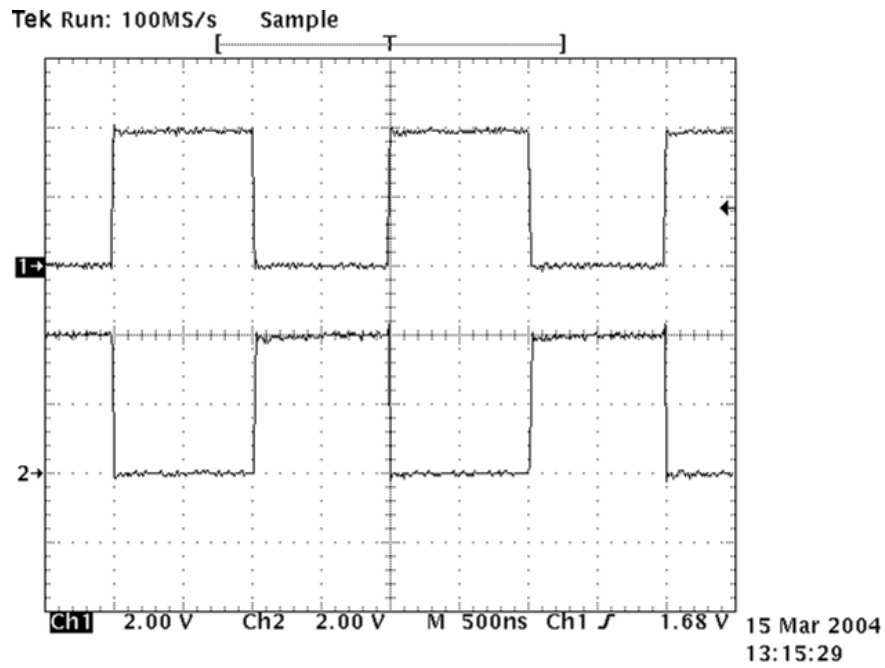
Zpoždění logického členu

- Výstup jednoduchého logického členu reaguje na vstupní signály se zpožděním.
- Typické zpoždění je cca 5 – 10 ns.

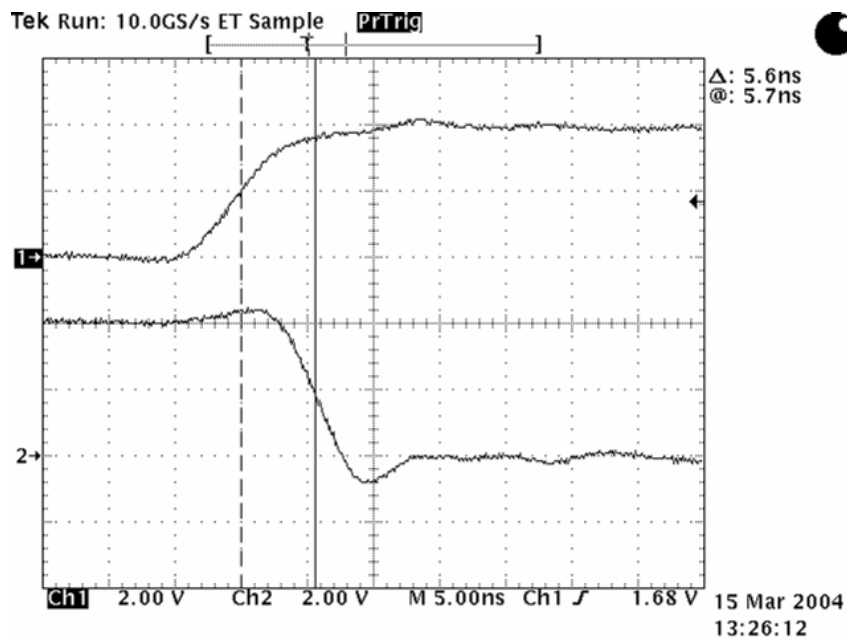


20

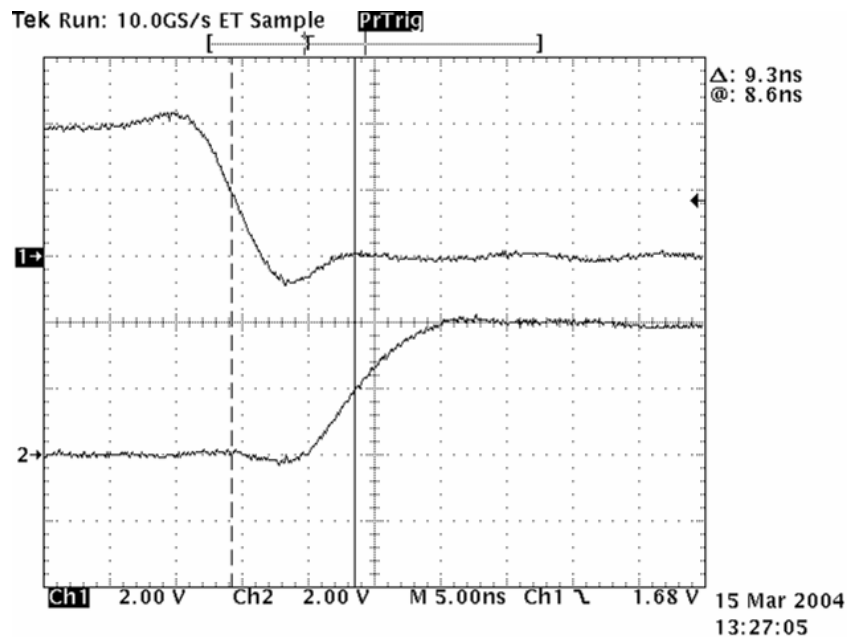
Invertor 74HCT04 – 500 ns



Invertor 74HCT04 – 5 ns



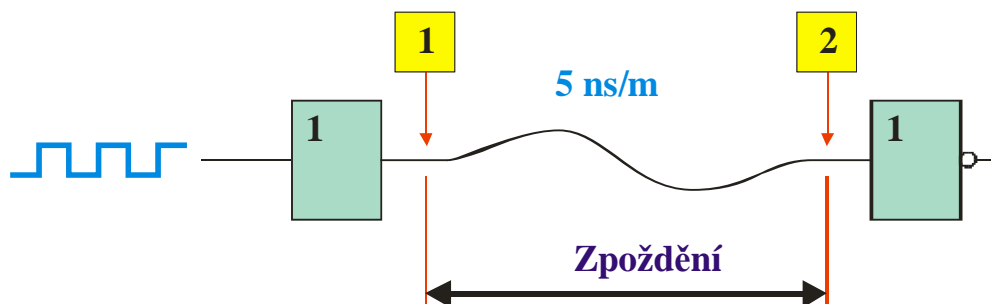
Invertor 74HCT04 – 5 ns



23

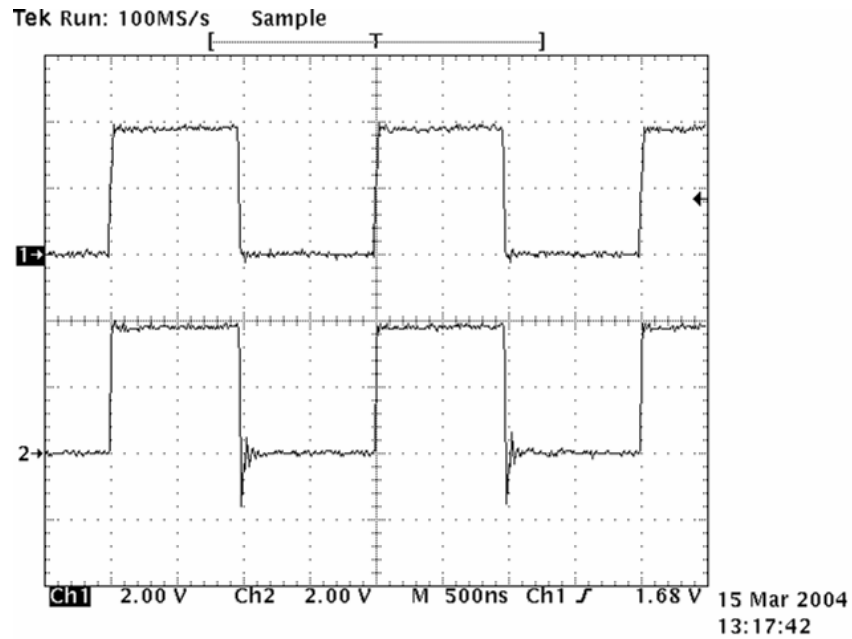
Zpoždění ve vedení

- Elektrický signál ve vodiči se pohybuje rychlostí v
 \Rightarrow tj. s jednotkovým zpožděním τ .
- Vždy je $v < c$ ($c = 299\,793\text{ km/s}$).
- Typicky je $\tau \approx 5\text{ ns/m}$.

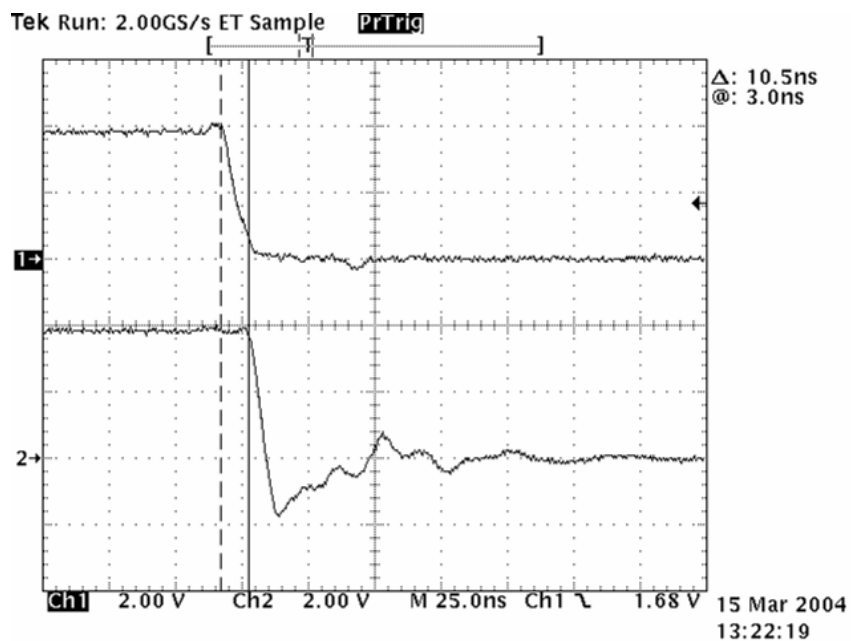


24

Kabel 1.5 m – 500 ns



Kabel 1.5 m – 25 ns



Kabel 1.5 m – 25 ns

