



# Paměťový systém

K.D. - přednášky POT

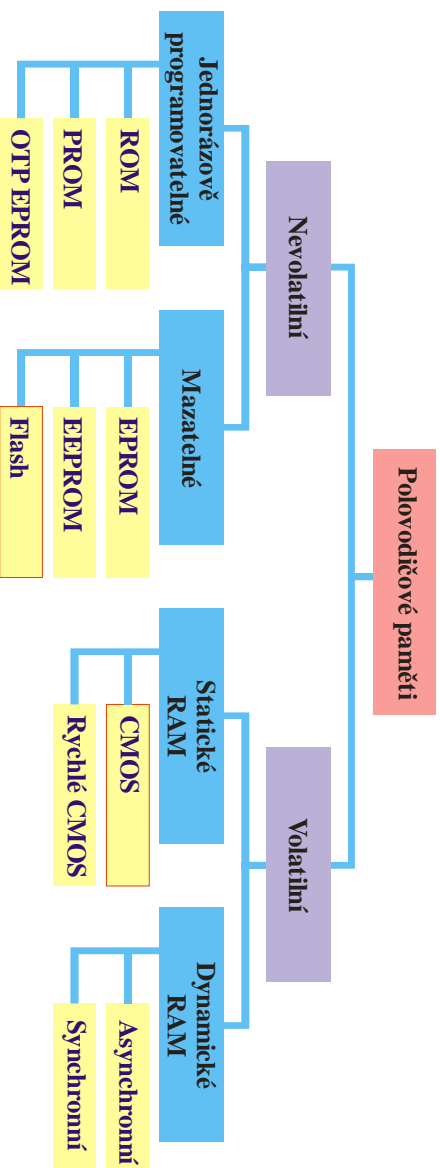
1

# Přehled polovodičových pamětí

K.D. - přednášky POT

2

## Klasifikace



Klasifikace základních typů polovodičových pamětí.

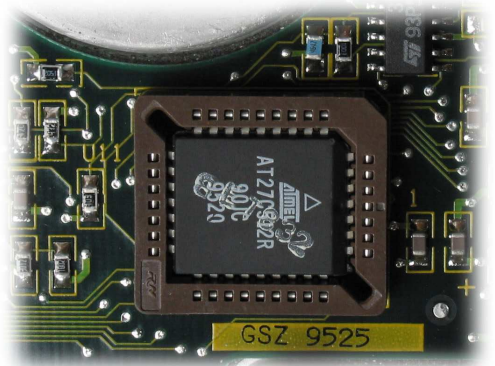
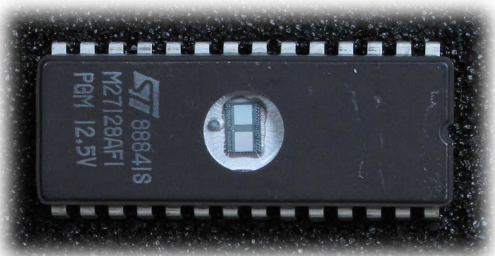
*Obrázek nezahrnuje všechny používané typy polovodičových pamětí.*

## Přehled obvyklých typů pamětí (ROM, PROM)

- ROM (Read Only Memory)
  - Pouze ke čtení, programovatelné jen u výrobce přímo při výrobě.
  - Efektivní jen ve velkých sériích, nejsou příliš často používány.
- PROM (Programmable ROM)
  - Programovatelné jednorázově u uživatele.

### Přehled obvyklých typů pamětí (EPROM, OTP EPROM)

- EPROM (Erasable PROM)
  - Programovatelné u uživatele (vyžadují speciální programátor).
  - Lze je opakovaně mazat UV zářením (cca 100×) ⇒ v pouzdře musí být okénko.
  - Ve variantě bez skleněného okénka jako náhrada PROM (tzv. OTP EPROM).



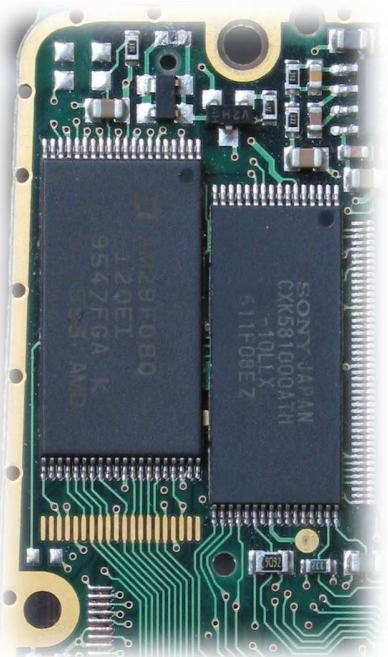
K.D. - přednášky POT

### Přehled obvyklých typů pamětí (EEPROM)

- EEPROM (Electrically Erasable PROM)
  - V „normálním“ provozu jen ke čtení.
  - **Nevolatilní paměť** – uchovává data i při odpojení napájení.
  - Lze je elektricky vymazat a znovu naprogramovat (cca 100 000×), mazání a programování vyžaduje speciální (poměrně pomalé) postupy.
  - „Trvanlivost“ uložených dat cca 10 let.
  - Kapacita řádově 1 MB.

## Přehled obvyklých typů pamětí (Flash EEPROM)

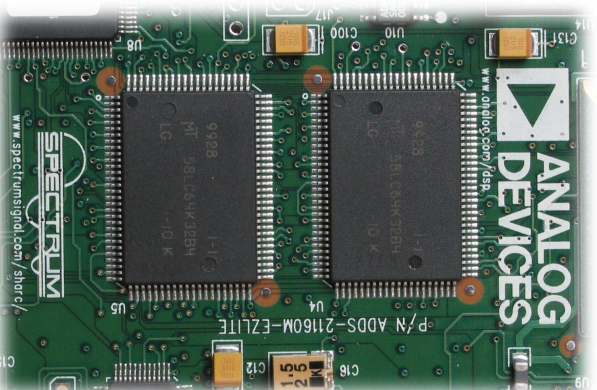
- Flash (Flash EEPROM)
  - V „normálním“ provozu jen ke čtení.
  - **Nevolatilní paměť** – uchovává data i při odpojení napájení.
  - Lze je elektricky vymazat a znovu naprogramovat (cca 1 000 000×), mazání a programování vyžaduje (poměrně pomalé) speciální postupy.
  - Kapacita řádově 10 MBytů.



K.D. - přednášky POT

## Přehled obvyklých typů pamětí (RWM)

- **Statické paměti RWM (Read – Write Memory)**, někdy též RAM ([Random Access Memory](#)) nebo SRAM ([Static RAM](#)).



K.D. - přednášky POT

## Přehled obvyklých typů pamětí (RWM)

- **Statické paměti RWM (Read – Write Memory), někdy též RAM (Random Access Memory) nebo SRAM (Static RAM).**
- Jsou to volatílní paměti – pro udržení dat musí mít trvale připojené napájení.
- 2 základní verze: CMOS SRAM a synchronní SRAM.
- Kapacita cca do 1 MB.
- CMOS SRAM lze převést do režimu s velmi malým odběrem – **vhodné pro zálohování dat baterií.**
- Synchronní SRAM mohou být **velmi rychlé** (doba přístupu cca  $10^0$  ns), ale mají velký odběr.

## Přehled obvyklých typů pamětí (DRAM)

- **Dynamické RAM (DRAM)**
  - Volatílní paměti – musí mít trvalé napájení.
  - Pro udržení dat musí být jejich obsah periodicky zotavován.
  - **Velká kapacita při nízké ceně.**
  - Řada různých provozních režimů.
  - Pro větší rychlosti jsou vyráběny v synchronních verzích (SDRAM).

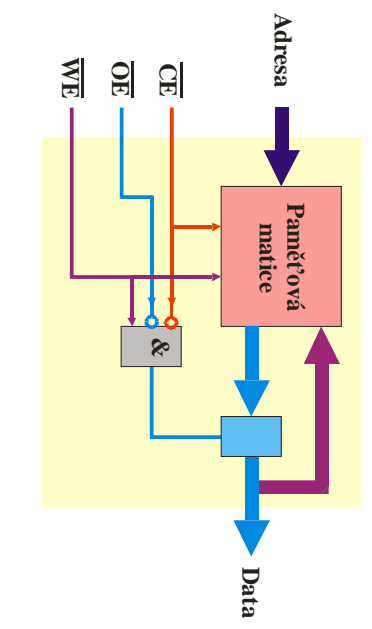
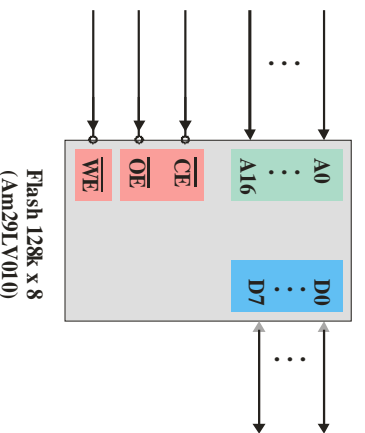
# Použití polovodičových pamětí

K.D. - přednášky POT

11

## Použití pamětí Flash (1)

- Čtecí cykl – jednoduchý.
- Zápisový cykl – složitější, musí se kontrolovat časování + speciální programovací sekvence.



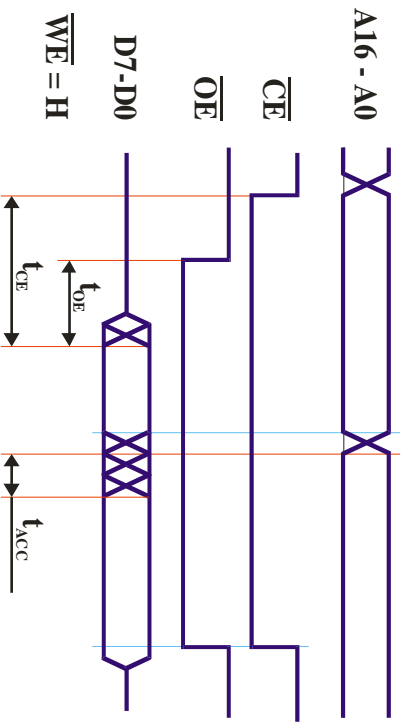
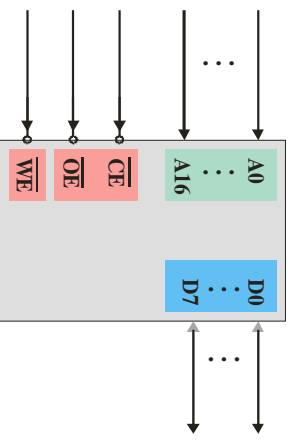
K.D. - přednášky POT

12

## Použití pamětí Flash (2)

- Čtecí cykl – jednoduchý.
- Zápisový cykl – složitější, musí se kontrolovat časování + speciální programovací sekvence.
- Typické hodnoty:

- $t_{OE} = 25 \text{ ns}$
- $t_{CE} = 45 \text{ ns}$
- $t_{ACC} = 45 \text{ ns}$

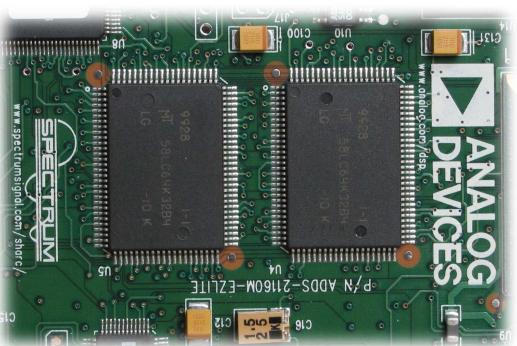
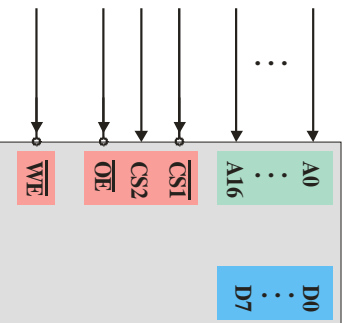


K.D. - přednášky POT

13

## Použití pamětí SRAM

- Snadný zápis i čtení.



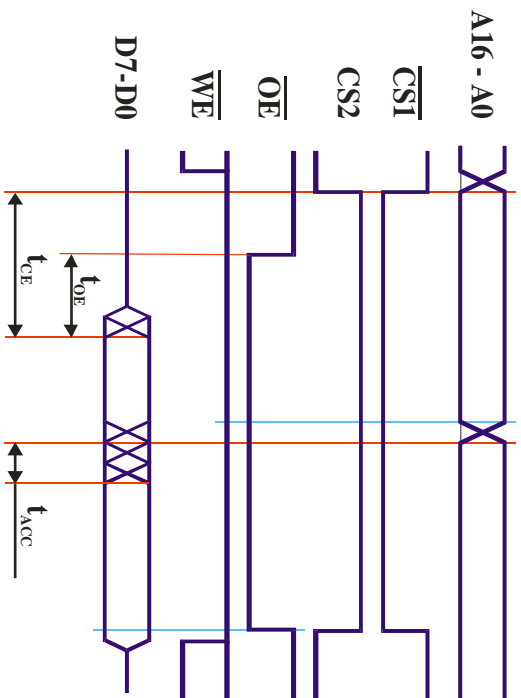
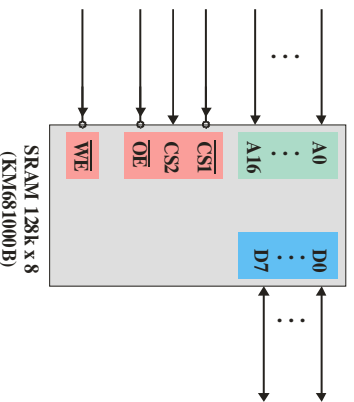
K.D. - přednášky POT

14

## Čtecí cykl SRAM

- Typické hodnoty

- $t_{OE} = 25 \text{ ns}$
- $t_{CE} = 55 \text{ ns}$
- $t_{ACC} = 55 \text{ ns}$



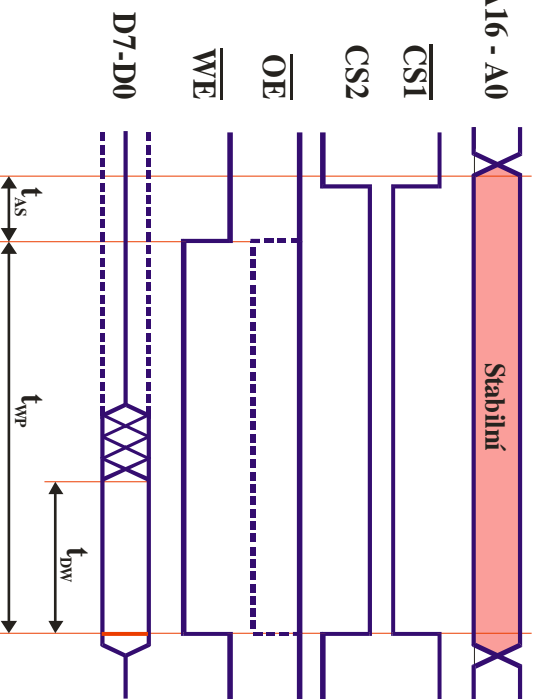
K.D. - přednášky POT

15

## Zápisový cykl SRAM

- Typické hodnoty

- $t_{AS} = 0 \text{ ns}$
- $t_{WP} = 40 \text{ ns}$
- $t_{DW} = 25 \text{ ns}$



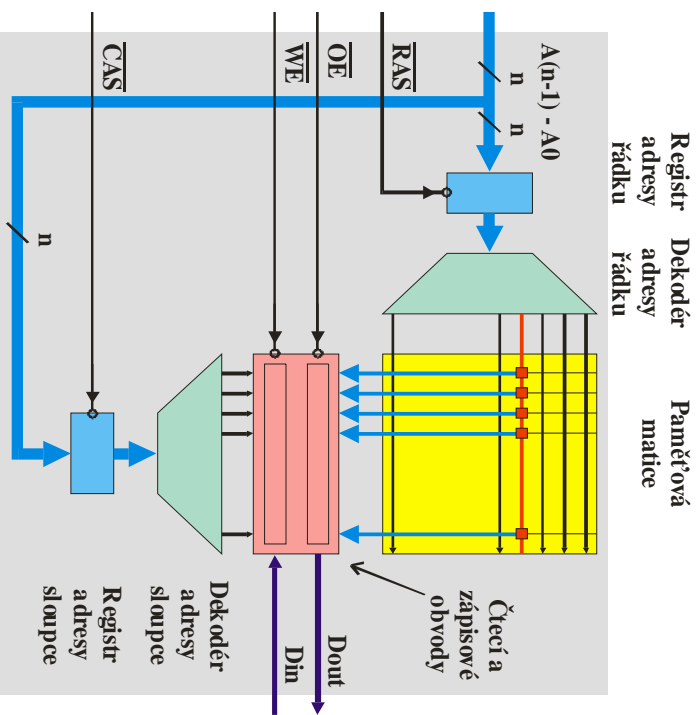
K.D. - přednášky POT

16



## Dynamické paměti

- Adresa řádku a sloupce se do paměti zapisuje postupně.
- Někdy oddělený vstup a výstup dat.

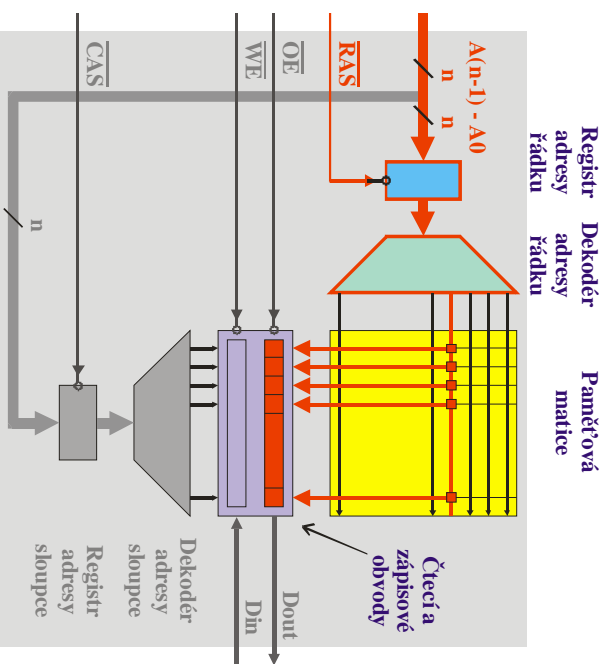


17

K.D. - přednášky POT

## Čtecí cykl DRAM (1)

- Na adresních vodičích je připojena adresa řádku.
- Signálem /RAS se přečte celá řádka z paměťové matice.

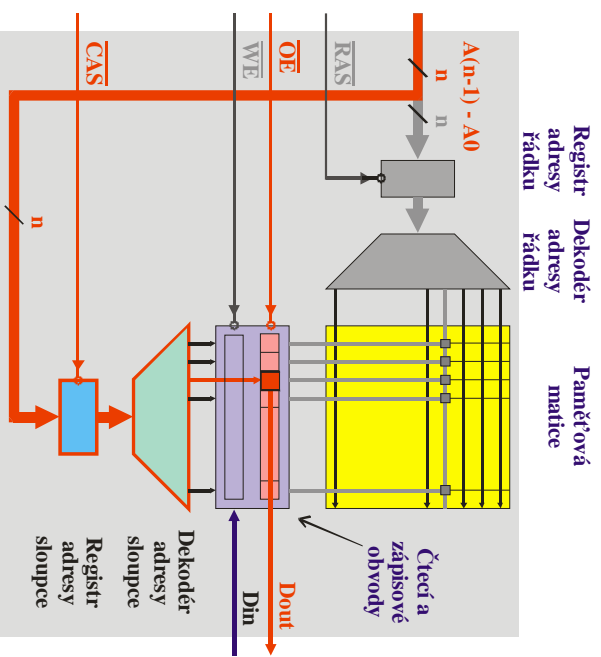


18

K.D. - přednášky POT

## Čtecí cykl DRAM (2)

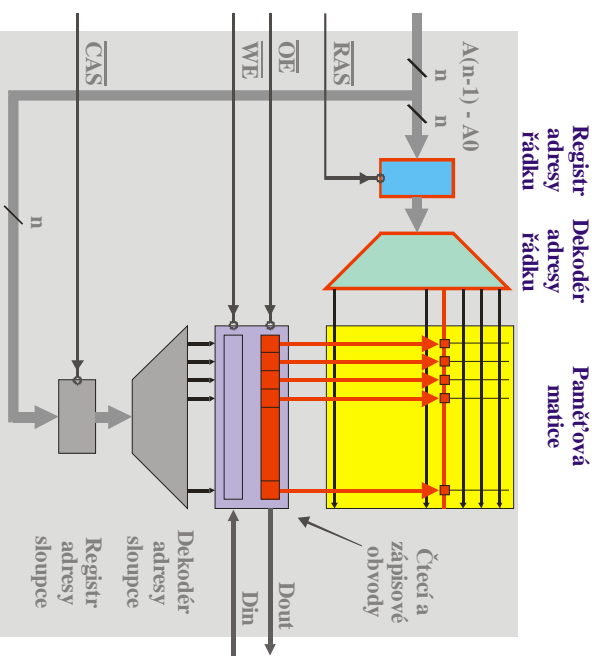
- Na adresních vodičích je připojena adresa sloupce.
- Signálem /CAS se vybere jedno z přečtených slov.
- Signál /CAS aktivuje výstupní budiče dat.



19

## Čtecí cykl DRAM (3)

- Po zrušení aktivity /RAS a /CAS provede paměť zpětný zápis do paměťové matice.

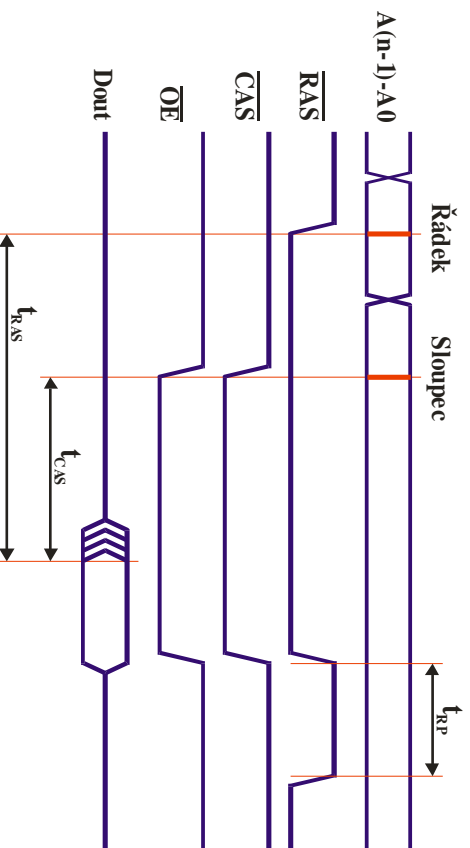


20

## Čtecí cykl DRAM

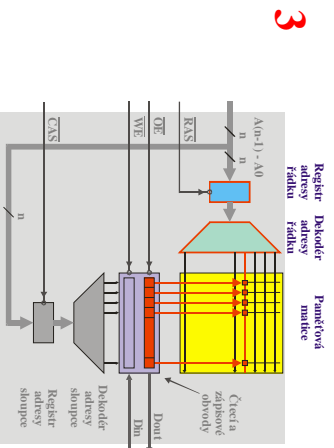
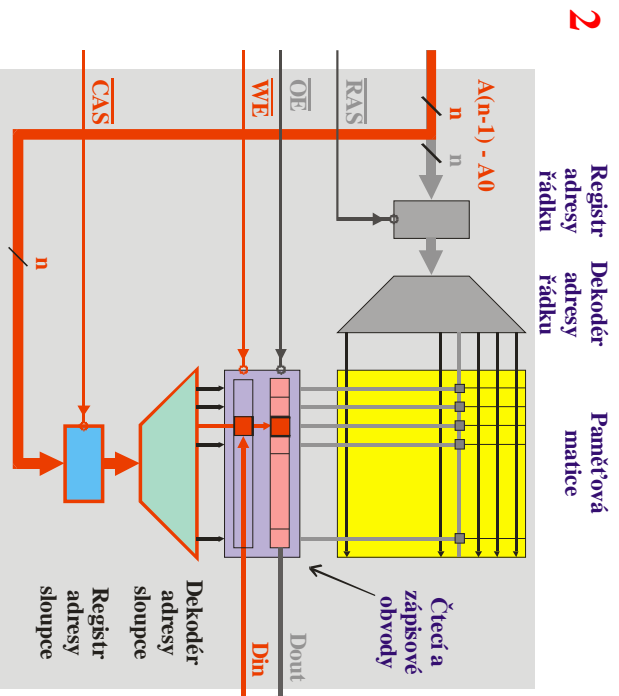
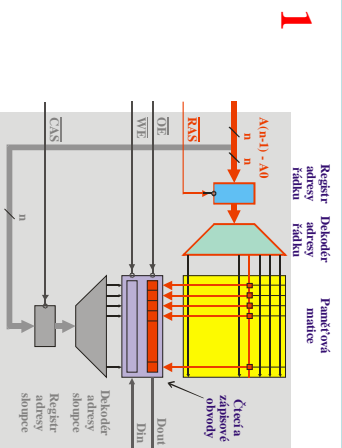
- Typické hodnoty

- $t_{RAS} = 60 \text{ ns}$
- $t_{CAS} = 15 \text{ ns}$
- $t_{RP} = 40 \text{ ns}$



K.D. - přednášky POT

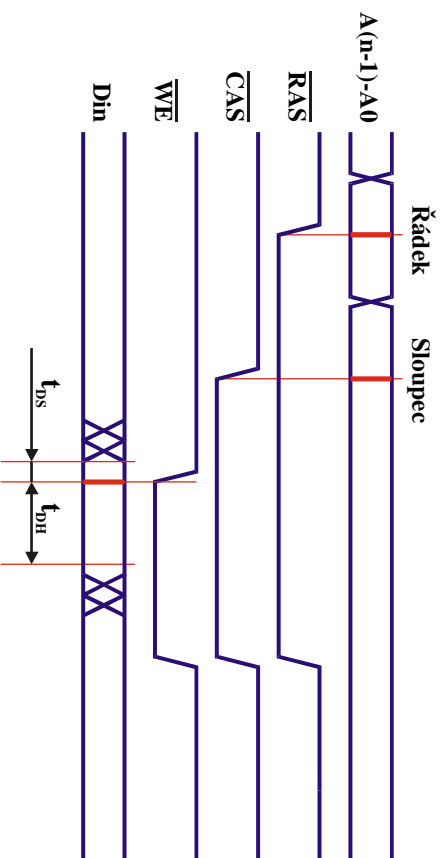
## Zápisový cykl DRAM (1)



K.D. - přednášky POT

## Zápisový cykl DRAM

- Typické hodnoty
  - $t_{ps} = 0 \text{ ns}$
  - $t_{DH} = 15 \text{ ns}$

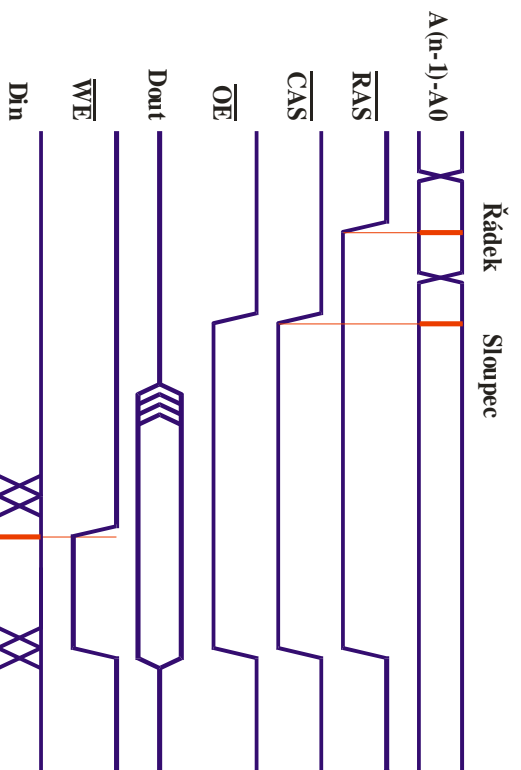


K.D. - přednášky POT

23

## Cykl Read – Modify - Write

- V jednom cyklu lze přečíst i zapsat data na stejnou adresu.

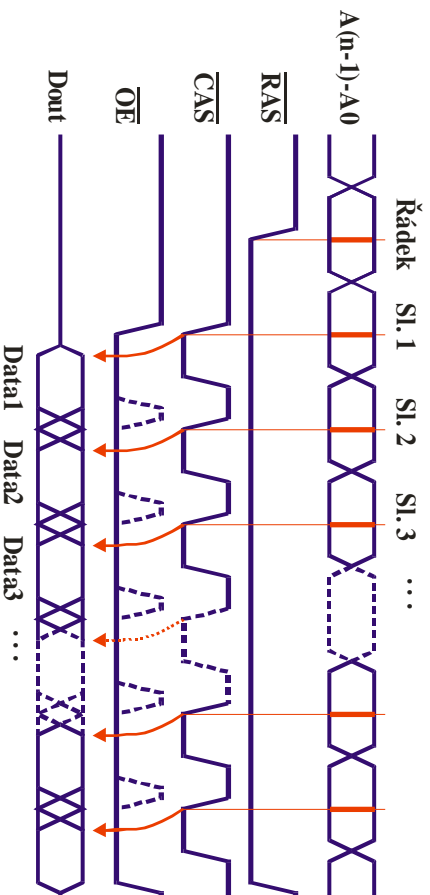


K.D. - přednášky POT

24

## Stránkové režimy DRAM

- Umožňuje přečíst data z celé řádky při jediné aktivaci /RAS.
- Podobně též stránkový zápis.

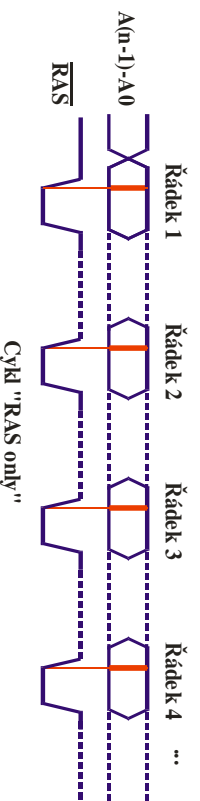


K.D. - přednášky POT

25

## Zotavování DRAM

- Každá paměťová buňka se musí zotavovat podle typu po cca 10 – 60 ms.
- Při čtení nebo zápisu se automaticky zotaví celá řádka.
- Zotavovací cykly:
  1. RAS only – používá vnější čítač adres pro zotavení.
  2. CAS Before RAS (CBR) – používá vnitřní čítač adres pro zotavení.

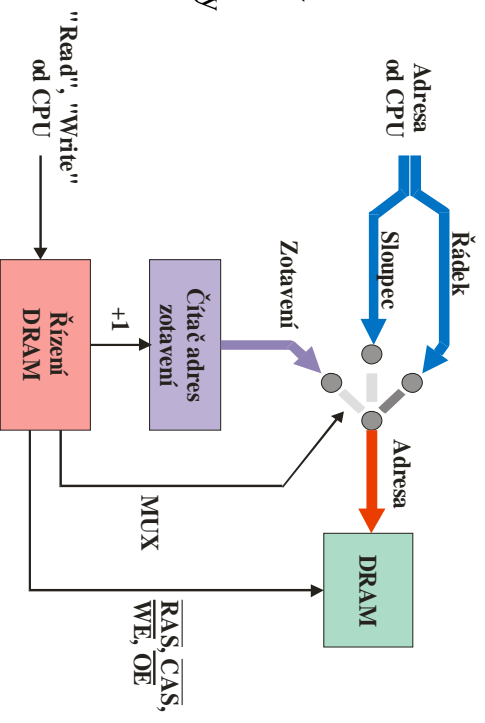


K.D. - přednášky POT

26

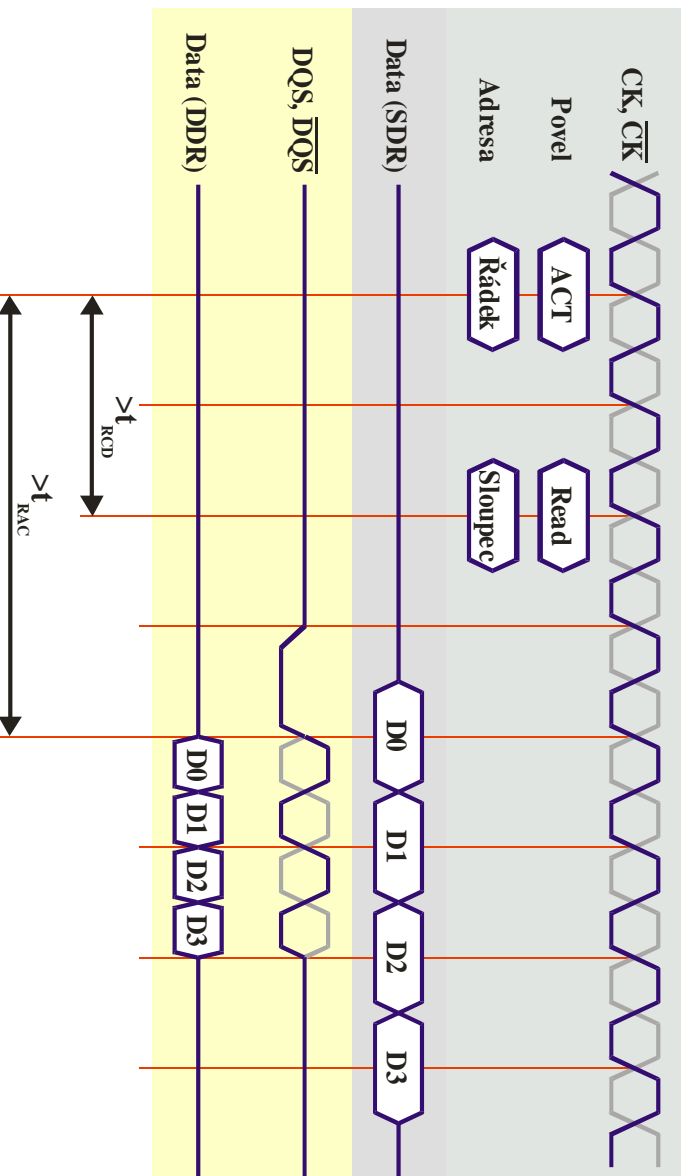
## Zapojení paměti DRAM

- Adresa z CPU se musí rozdělit na řádkovou a sloupcovou část.
- Přepínač adres postupně připojuje obě části adresy na adresní vstupy paměti.
- Podle potřeby se na adresní vstupy připojuje registr adresy zotavení.



27

## Časování SDR, DDR a DDR2 SDRAM



28

## Rychlost různých typů DRAM a SDRAM

